

10/517818

PT/KR 03/01668

RO/KR 19. 08. 2003

REC'D 03 SEP 2003

WIPO

PCT

대한민국 특허청

KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0049009
Application Number

출원년월일 : 2002년 08월 19일
Date of Application

출원인 : 엘지이노텍 주식회사
Applicant(s) LG INNOTECH CO., LTD.

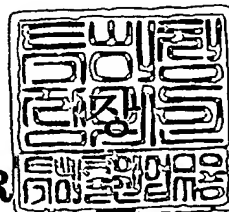
PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)



2003 년 08 월 19 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【참조번호】 0002
【제출일자】 2002.08.19
【국제특허분류】 H01L
【발명의 명칭】 질화물 반도체 발광소자 및 그 제조방법
【발명의 영문명칭】 Nitride semiconductor LED and fabrication method for thereof
【출원인】
【명칭】 엘지이노텍 주식회사
【출원인코드】 1-1998-000285-5
【대리인】
【성명】 허용록
【대리인코드】 9-1998-000616-9
【포괄위임등록번호】 2002-038994-0
【발명자】
【성명의 국문표기】 이석헌
【성명의 영문표기】 LEE, Suk Hun
【주민등록번호】 690427-1951815
【우편번호】 506-302
【주소】 광주광역시 광산구 월계동 라인 7차 APT 706동 502호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 허용록 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 3 면 3,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 21 항 781,000 원
【합계】 813,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】

【요약】

본 발명에 따른 질화물 반도체 발광소자는, 기판과; 기판 위에 형성된 GaN계 완충층 박막과; 완충층 박막 위에 undoped GaN 또는 In-doped GaN 박막층 위에 샌드위치 구조로 형성된 $\text{Al}_y\text{Ga}_{1-y}\text{N}/\text{GaN}$ SPS 층과; $\text{Al}_y\text{Ga}_{1-y}\text{N}/\text{GaN}$ SPS 층 위에 형성된 n-GaN 막의 제 1 전극층과; 제 1 전극층 위에 형성된 다중양자우물 구조의 활성층; 및 활성층 위에 형성된 p-GaN 막의 제 2 전극층; 을 포함한다.

여기서 본 발명에 의하면, GaN계 완충층 박막은 $\text{Al}_y\text{In}_x\text{Ga}_{1-x-y}\text{N}/\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 3층 구조로 적층 형성되거나, $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 2층 구조로 적층 형성되거나, $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 초격자 구조로 형성된다.

또한, 본 발명에 따른 질화물 반도체 발광소자의 다른 실시 예는, 기판과; 기판 위에 형성된 GaN계 완충층 박막과; 완충층 박막 위에 형성되며, 고농도의 도판트가 첨가된 $\text{n}^+\text{-GaN}$ 막의 제 1 전극층과; 제 1 전극층 위에 형성되며, 저농도의 도판트가 첨가된 n-GaN 막과; n-GaN 막 위에 형성된 다중양자우물 구조의 활성층; 및 활성층 위에 형성된 p-GaN 막의 제 2 전극층; 을 포함한다.

【대표도】

도 2

【명세서】

【발명의 명칭】

질화물 반도체 발광소자 및 그 제조방법{Nitride semiconductor LED and fabrication method for thereof}

【도면의 간단한 설명】

도 1은 본 발명에 따른 질화물 반도체 발광소자의 제 1 실시 예의 구성을 개략적으로 나타낸 단면도.

도 2는 본 발명에 따른 질화물 반도체 발광소자의 제 2 실시 예의 구성을 개략적으로 나타낸 단면도.

도 3은 본 발명에 따른 질화물 반도체 발광소자의 제 3 실시 예의 구성을 개략적으로 나타낸 단면도.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<4> 본 발명은 질화물 반도체에 관한 것으로서, 특히 기판 위에 성장되는 GaN계 단결정층과 기판의 열팽창 계수 및 격자상수의 차이에서 발생하는 결정결함을 줄이고 GaN계 단결정층의 결정성을 향상시킴으로써, 그 성능을 향상시키고 신뢰성을 확보할 수 있는 질화물 반도체 발광소자 및 그 제조방법에 관한 것이다.

<5> 일반적으로 GaN계 질화물 반도체는 그 응용 분야에 있어서 청색/녹색 LED의 광소자 및 MESFET, HEMT 등의 고속 스위칭, 고출력 소자인 전자소자에 응용되고 있다. 특히 청색/녹색

LED 소자는 이미 양산화가 진행된 상태이며 전세계적인 매출은 지수함수적으로 증가되고 있는 상황이다.

이와 같은 GaN계 질화물 반도체 발광소자는 주로 사파이어 기판 또는 SiC 기판 위에서 성장된다. 그리고, 저온의 성장 온도에서 사파이어 기판 또는 SiC 기판 위에 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ 의 다결정 박막을 완충층(buffer layer)으로 성장시키고, 이후 고온에서 상기 완충층 위에 도핑되지 않은 GaN 층 또는 $1 \times 10^{17}/\text{cm}^3$ 이상의 실리콘이 도핑된 n-GaN 층 또는 상기 구조의 혼합된 구조로 성장시켜 n-GaN 층을 제 1 전극층으로, Mg-AlGaN 클래딩(cladding) 층 상부에 Mg-GaN 층을 제 2 전극층으로 하여 질화물 반도체 발광소자가 제조된다. 또한, 발광층(다중양자우물 활성층)은 상기 n-GaN 제 1 전극층과 Mg-AlGaN/Mg-GaN 제 2 전극층 사이에 샌드위치 구조로 형성된다.

그런데, 이와 같은 구조를 구비하는 질화물 반도체 발광소자는 기판과 완충층 계면에서 발생하는 결정결함이 약 $10^8/\text{cm}^2$ 정도로 매우 높은 값을 가지며, 그에 따른 질화물 반도체 발광소자의 전기적 특성 특히, 역바이어스 조건 하에서 누설전류가 증가하게 됨으로써, 소자의 신뢰성에 치명적인 영향을 미치는 문제점이 있다. 또한, 이러한 완충층과 기판 사이의 계면에서 발생하는 결정결함은 발광층의 결정성에 대해서도 저하시키게 됨으로써, 질화물 반도체 발광소자의 발광효율을 떨어뜨리는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

본 발명은, 기판 위에 성장되는 GaN계 단결정층과 기판의 열팽창 계수 및 격자상수의 차이에서 발생하는 결정결함을 줄이고 GaN계 단결정층의 결정성을 향상시킴으로써, 그 성능을 향상시키고 신뢰성을 확보할 수 있는 질화물 반도체 발광소자 및 그 제조방법을 제공함에 그 목적이 있다.

【발명의 구성 및 작용】

- 9> 상기의 목적을 달성하기 위하여 본 발명에 따른 질화물 반도체 발광소자는,
- 10> 기판과;
- 11> 상기 기판 위에 형성된 GaN계 완충층 박막과;
- 12> 상기 완충층 박막 위에 도핑되지 않은 undoped GaN 또는 인듐(indium) 도핑된 In-doped GaN 박막층 위에 샌드위치 구조로 형성된 $Al_yGa_{1-y}N/GaN$ SPS(Short Period Superlattice) 층(여기서, $0 \leq y \leq 1$)과;
- 13> 상기 $Al_yGa_{1-y}N/GaN$ SPS 층 위에 형성된 n-GaN 막의 제 1 전극층과;
- 14> 상기 제 1 전극층 위에 형성된 다중양자우물 구조의 활성층; 및
- 15> 상기 활성층 위에 형성된 p-GaN 막의 제 2 전극층; 을 포함하는 점에 그 특징이 있다.
- 16> 여기서 본 발명에 의하면, 상기 GaN계 완충층 박막은 $Al_yIn_xGa_{1-x-y}N/In_xGa_{1-x}N/GaN$ 의 3중 구조(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$)로 적층 형성된 점에 그 특징이 있다.
- 17> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막은 $In_xGa_{1-x}N/GaN$ 의 2중 구조로 적층 형성된 점에 그 특징이 있다.
- 18> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막은 $In_xGa_{1-x}N/GaN$ 의 초격자 구조로 형성된 점에 그 특징이 있다.
- 19> 또한, 상기의 목적을 달성하기 위하여 본 발명에 따른 질화물 반도체 발광소자의 다른 실시 예는,
- 20> 기판과;
- 21> 상기 기판 위에 형성된 GaN계 완충층 박막과;

- 22> 상기 완충층 박막 위에 형성되며, 고농도의 도판트가 첨가된 n^+ -GaN 막의 제 1 전극층과 ;
- 23> 상기 제 1 전극층 위에 형성되며, 저농도의 도판트가 첨가된 n-GaN 막과;
- 24> 상기 n-GaN 막 위에 형성된 다중양자우물 구조의 활성층; 및
- 25> 상기 활성층 위에 형성된 p-GaN 막의 제 2 전극층; 을 포함하는 점에 그 특징이 있다.
- 26> 여기서 본 발명에 의하면, 상기 n^+ -GaN 막에 첨가되는 도판트의 농도는 $1 \times 10^{18}/\text{cm}^3$ 이상인 점에 그 특징이 있다.
- 27> 또한 본 발명에 의하면, 상기 n-GaN 막에 첨가되는 도판트의 농도는 $1 \times 10^{18}/\text{cm}^3$ 미만이며, 바람직하게는 상기 n-GaN 막에 첨가되는 도판트의 농도는 $1 \times 10^{17}/\text{cm}^3$ 인 점에 그 특징이 있다.
- 28> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막은 $\text{Al}_y\text{In}_x\text{Ga}_{1-x-y}\text{N}/\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 3중 구조(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$)로 적층 형성된 점에 그 특징이 있다.
- 29> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막은 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 2중 구조로 적층 형성된 점에 그 특징이 있다.
- 30> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막은 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 초격자 구조로 형성된 점에 그 특징이 있다.
- 31> 또한, 상기의 목적을 달성하기 위하여 본 발명에 따른 질화물 반도체 발광소자의 제조방법은,
- 32> 기판 위에 GaN계 완충층 박막을 성장시키는 단계와;

- 3> 상기 GaN계 완충층 박막 위에, 도핑되지 않은 undoped GaN 또는 인듐(indium) 도핑된 In-doped GaN 박막층 위에 $\text{Al}_y\text{Ga}_{1-y}\text{N}/\text{GaN}$ SPS(Short Period Superlattice) 층(여기서, $0 \leq y \leq 1$)을 샌드위치 구조로 성장시키는 단계와;
- 4> 상기 $\text{Al}_y\text{Ga}_{1-y}\text{N}/\text{GaN}$ SPS 층 위에 고농도의 도판트가 첨가된 $\text{n}^+\text{-GaN}$ 막의 제 1 전극층을 형성하는 단계와;
- 35> 상기 제 1 전극층 위에 다중양자우물 구조의 활성층을 형성하는 단계; 및
- 36> 상기 활성층 위에 p-GaN 막의 제 2 전극층을 형성하는 단계; 를 포함하는 점에 그 특징이 있다.
- 37> 여기서 본 발명에 의하면, 상기 $\text{n}^+\text{-GaN}$ 막의 제 1 전극층과 다중양자우물 구조의 활성층 사이에, 저농도의 도판트가 첨가된 n-GaN 막을 형성시키는 단계를 더 구비하는 점에 그 특징이 있다.
- 38> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막을 성장시킴에 있어, MOCVD 장비를 이용하여 500~800℃ 사이에서 성장시키며, 그 성장 두께는 50~800Å으로 하며, H_2 및 N_2 캐리어 가스를 공급하면서 TMGa, TMIIn, TMAI 소스원을 유입시키고, 동시에 NH_3 가스를 유입시켜 성장시키는 점에 그 특징이 있다.
- 39> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막을 성장시킴에 있어, 상기 TMGa, TMIIn, TMAI 소스원의 유량은 5~300 $\mu\text{mol}/\text{min}$ 이며, 성장 압력은 100~700 torr인 점에 그 특징이 있다.
- 40> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막은 $\text{Al}_y\text{In}_x\text{Ga}_{1-x-y}\text{N}/\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 3중 구조로 적층 형성된 점에 그 특징이 있다.

- 1> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막은 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 2중 구조로 적층 형성된 점에 그 특징이 있다.
- 12> 또한 본 발명에 의하면, 상기 GaN계 완충층 박막은 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 초격자 구조로 형성된 점에 그 특징이 있다.
- 13> 또한 본 발명에 의하면, 상기 n^+ -GaN 막에 첨가되는 도판트의 농도는 $1 \times 10^{18}/\text{cm}^3$ 이상인 점에 그 특징이 있다.
- 44> 또한 본 발명에 의하면, 상기 n-GaN 막에 첨가되는 도판트의 농도는 $1 \times 10^{17}/\text{cm}^3$ 인 점에 그 특징이 있다.
- 45> 또한 본 발명에 의하면, 상기 n-GaN 막은 반절연성 막으로 형성된 점에 그 특징이 있다.
- 46> 이와 같은 본 발명에 의하면, 기판 위에 성장되는 GaN계 단결정층과 기판의 열팽창 계수 및 격자상수의 차이에서 발생하는 결정결함을 줄이고 GaN계 단결정층의 결정성을 향상시킴으로써, 질화물 반도체 발광소자의 성능을 향상시키고 신뢰성을 확보할 수 있는 장점이 있다.
- 47> 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시 예를 상세히 설명한다.
- 48> 도 1은 본 발명에 따른 질화물 반도체 발광소자의 제 1 실시 예의 구성을 개략적으로 나타낸 단면도이다.
- 49> 도 1을 참조하여 설명하면, 본 발명에 따른 질화물 반도체 발광소자는 기판과; 상기 기판 위에 형성된 GaN계 완충층 박막과; 상기 GaN계 완충층 박막 위에 형성된 n-GaN 막의 제 1 전극층과; 상기 제 1 전극층 위에 형성된 다중양자우물 구조의 활성층; 및 상기 활성층 위에 형성된 p-GaN 막의 제 2 전극층; 을 포함한다.

- 0> 여기서, 상기 GaN계 완충층 박막으로는 $\text{Al}_y\text{In}_x\text{Ga}_{1-x-y}\text{N}/\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 3중 구조(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$)로 적층 형성되거나, $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 이중 구조(여기서, $0 \leq x \leq 1$)로 적층 형성되거나, $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 초격자 구조(SLS)(여기서, $0 \leq x \leq 1$)로 형성될 수 있다.
- 11> 즉, 기판(예컨대 사파이어 기판 또는 SiC 기판) 위에 GaN계 질화물 반도체를 완충층으로 성장시키고, n-GaN 층을 제 1 전극층으로 하고, Mg 원자가 도핑된 p-GaN 층을 제 2 전극층으로 구비한다. 그리고, InGaN/GaN 다중양자우물 구조의 활성층은 n-GaN 제 1 전극층과 p-GaN 제 2 전극층 사이에 샌드위치 결합구조로 형성되어 있다.
- 52> 그리고, 상기 기판에 저온의 GaN계 완충층 박막을 성장시키는 공정에서는, MOCVD 장비를 이용하여 100~700 torr의 성장압력에서, 500~800℃의 저온에서 $\text{Al}_y\text{In}_x\text{Ga}_{1-x-y}\text{N}/\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 3중 구조 또는 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 2중 구조 또는 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 초격자 구조(SLS) 등의 적층 구조를 포함하며 그 두께를 700Å 이하로 성장시킨다.
- 53> 이때, 상기 저온의 GaN계 완충층 박막을 성장시킴에 있어, MOCVD 장비를 이용하여 H_2 , N_2 캐리어 가스를 공급하면서 TMGa, TMIIn, TMAI 소스(source) 가스를 유입시키고, 동시에 NH_3 가스를 유입시키며 완충층 박막을 성장시키도록 한다.
- 54> 또한, 고온의 GaN계 단결정층을 성장시키는 공정에서는, 상기 완충층 박막 위에 900~1100℃ 사이의 온도에서 도핑이 되지 않은 undoped GaN 층 또는 인듐이 도핑된 In-doped GaN 층 위에, 다시 실리콘(silicon) 원자가 도핑된 n-GaN 층($1 \times 10^{18}/\text{cm}^3$ 이상)을 형성시킨다. 여기서, 상기 n-GaN 층은 제 1 전극층으로 사용되며, 캐리어의 농도는 $1 \times 10^{18}/\text{cm}^3$ 이상이 되도록 한다.

- 55> 이때, 상기 GaN계 단결정층을 성장시킴에 있어, MOCVD 장비를 이용하여 900~1100℃ 사이에서 TMGa, TMIIn 소스원을 공급시켜 GaN계 단결정층을 성장시킨다. 그리고, 상기 TMGa, TMIIn 소스원을 유입시킴에 있어, 100~700 torr 압력하에서 0.1~700 $\mu\text{mol/min}$ 으로 공급시켜 GaN 단결정층을 성장시키며, SiH_4 가스가 실리콘에 첨가물을 도핑하는 도판트(dopant) 가스로 사용된다.
- 56> 한편, 도 2는 본 발명에 따른 질화물 반도체 발광소자의 제 2 실시 예의 구성을 개략적으로 나타낸 단면도이다.
- 57> 도 2를 참조하여 설명하면, 본 발명에 따른 질화물 반도체 발광소자는 기판(예컨대 사파이어 기판 또는 SiC 기판) 위에 $\text{Al}_y\text{In}_x\text{Ga}_{1-x-y}\text{N}/\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 3중 구조(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$) 또는 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 2중 구조(여기서, $0 \leq x \leq 1$) 또는 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 초격자 구조(SLS)(여기서, $0 \leq x \leq 1$)로 된 적층 구조를 완충층으로 성장시킨다. 그리고, 상기 완충층 박막 위에 도핑되지 않은 undoped GaN 또는 인듐(indium) 도핑된 In-doped GaN 박막층 위에 $\text{Al}_y\text{Ga}_{1-y}\text{N}/\text{GaN}$ SPS(Short Period Superlattice) 층이 샌드위치 구조로 연속적으로 삽입되어 있다.
- 58> 또한, 상기 $\text{Al}_y\text{Ga}_{1-y}\text{N}/\text{GaN}$ SPS(Short Period Superlattice) 층 위에는 제 1 전극층으로 n-GaN 층이 형성되어 있으며, 상기 n-GaN 제 1 전극층은 $1 \times 10^{18}/\text{cm}^3$ 이상의 캐리어 농도를 가지며, 실리콘을 도판트로 사용하였다.
- 59> 그리고, 질화물 반도체 발광소자의 발광층으로는, $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 다중양자우물층을 700~800℃의 성장온도에서 우물층과 장벽층의 각각의 두께를 70Å 미만으로 하여 N_2 분위기에서 성장시킨 후, 성장온도를 900~1020℃로 증가시켜, Cp_2Mg 도핑가스를 유입하여 0.01~0.5 μm

두께로 p-GaN 층을 성장시켜 제 2 전극층으로 사용하였으며, 이때 분위기 가스로는 고순도의 NH_3 , H_2 가스가 혼합된 분위기를 유지하였다.

<60> 이때, 도 2에 나타낸 바와 같은 질화물 반도체 발광소자는 $\text{Al}_y\text{Ga}_{1-y}\text{N}/\text{GaN}$ SPS(Short Period Superlattice) 층을 사용하므로써, 실질적으로 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 다중양자우물 활성층 및 p-GaN 제 2 전극층을 제외한 구조로 성장시킨 후, 결정성 평가를 위해 DC-XRD 분석을 수행하였다.

<61> 이와 같은 DC-XRD 분석 결과, 종래의 질화물 반도체 완충층/undoped GaN/n-GaN 구조에서는 290 arcsec 정도의 FWHM 값을 나타내지만, 도 2에 나타낸 바와 같은 구조를 갖는 경우에는 250 arcsec 정도의 FWHM 값을 가지는 것으로 나타났으며, 이러한 점을 감안할 때 그 결정성이 향상되었음을 알 수 있다.

<62> 또한, 도 2에 나타낸 바와 같은 구조를 갖는 질화물 반도체 발광소자의 전기적 특성을 조사한 결과, 동작전압(VF) 및 휘도(brightness) 등 순방향 특성은 변화가 없지만, 역방향 바이어스 인가시 역방향 파괴전압이 기존 '-15V'에서 '-19V' 이상으로 증가됨으로써, 누설전류가 향상된 것을 알 수 있다.

<63> 상기와 같이 향상된 특성은 기판과 GaN계 완충층에서 형성되어 표면까지 침투하는 전위(dislocation)를 효과적으로 감소시킨 결과에 의한 것이며, 그에 따른 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 양자우물 구조의 활성층 및 p-GaN 제 2 전극층의 결정성이 향상되었기 때문이다.

<64> 한편, 도 2에 나타낸 바와 같은 구조를 갖는 질화물 반도체 발광소자의 특성을 좀 더 향상시키기 위하여 본 발명에서는 도 3에 나타낸 바와 같은 구조를 갖는 질화물 반도체 발광소자

를 제시한다. 도 3은 본 발명에 따른 질화물 반도체 발광소자의 제 3 실시 예의 구성을 개략적으로 나타낸 단면도이다.

- 5> 기판 위에 GaN계 질화물 반도체의 완충층 박막을 성장시킨 후, 상기 도 2에서 제 1 전극층으로 사용되는 n-GaN 층은 실리콘을 도핑원으로 하여 접촉저항을 낮게 하기 위해서 그 캐리어 도핑농도를 $1 \times 10^{18}/\text{cm}^3$ 이상으로 도핑한다. 이에 따라, 발광층인 InGaN/GaN 다중양자우물 구조의 활성층 중에서 첫 번째 $\text{In}_x\text{Ga}_{1-x}\text{N}$ 우물층과 n-GaN 제 1 전극층과의 계면 특성이 저하되어 그 위로 성장되는 다중양자우물 활성층의 결정성이 떨어지게 됨으로써, 질화물 반도체 발광소자의 발광효율 및 신뢰성에 상당한 영향을 미치게 된다.
- 36> 이러한 점을 보완하기 위하여, 도 3에 나타낸 바와 같이, 본 발명에 따른 질화물 반도체 발광소자는 도 2의 n-GaN 제 1 전극층 위에 $1 \times 10^{17}/\text{cm}^3$ 정도의 저농도 실리콘(silicon)이 도핑된 n-GaN 층을 성장시킴으로써, 상대적으로 낮은 성장 온도에서 성장되는 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 다중양자우물 구조 중에서 처음으로 성장되는 $\text{In}_x\text{Ga}_{1-x}\text{N}$ 우물층의 계면에서의 응력을 억제하고 그 결정성을 향상시킬 수 있게 된다. 도 3에서 제 1 전극층은 상대적으로 고농도의 실리콘이 도핑되기 때문에, 이를 구분하여 표기하기 위하여 여기서는 n^+ -doped GaN으로 나타내었다.
- 367> 그리고, n-GaN 층을 반절연성 GaN 층으로 사용할 경우, 역방향 바이어스시 발광층(다중양자우물 활성층)에서 역으로 침투되는 누설전류를 효과적으로 차단하는 전류방지막으로도 사용이 가능하게 된다.
- 368> 또한, 질화물 반도체 발광소자에 역방향 바이어스를 인가할 경우, 결정성 저하에 의해서 누설전류의 원인이 된다. 따라서 이를 방지하기 위하여 얇은 반절연성 GaN 층 및 $1 \times 10^{18}/\text{cm}^3$ 이하의 저농도로 도핑된 n-GaN 층을 삽입한 구조로 형성될 수도 있다.

- 9> 한편, 본 발명에 따른 질화물 반도체 발광소자를 제조함에 있어, 도핑되지 않은 undoped GaN 및 인듐이 도핑된 In-doped GaN 층 및 n-GaN 제 1 전극 성장시에, 고순도 NH_3 및 H_2 캐리어 가스 외에 N_2 가스를 캐리어 가스로 혼합하여 사용할 경우, 도핑 및 성장되는 두께의 균일도가 향상되며, 순방향 및 역방향의 전기적 특성을 조사하면 웨이퍼 내에 산포 분포가 매우 균일한 동작전압 및 역방향 파괴전압을 얻을 수 있게 된다.

【발명의 효과】

- 70> 이상의 설명에서와 같이 본 발명에 따른 질화물 반도체 발광소자 및 그 제조방법에 의하면, 기판 위에 성장되는 GaN계 단결정층 기판의 열팽창 계수 및 격자상수의 차이에서 발생하는 결정결함을 줄이고 GaN계 단결정층의 결정성을 향상시킴으로써, 질화물 반도체 발광소자의 성능을 향상시키고 신뢰성을 확보할 수 있는 장점이 있다.

【특허청구범위】

【청구항 1】

기판과;

상기 기판 위에 형성된 GaN계 완충층 박막과;

상기 완충층 박막 위에 도핑되지 않은 undoped GaN 또는 인듐(indium) 도핑된 In-doped GaN 박막층 위에 샌드위치 구조로 형성된 $Al_yGa_{1-y}N/GaN$ SPS(Short Period Superlattice) 층(여기서, $0 \leq y \leq 1$)과;

상기 $Al_yGa_{1-y}N/GaN$ SPS 층 위에 형성된 n-GaN 막의 제 1 전극층과;

상기 제 1 전극층 위에 형성된 다중양자우물 구조의 활성층; 및

상기 활성층 위에 형성된 p-GaN 막의 제 2 전극층; 을 포함하는 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 2】

제 1항에 있어서,

상기 GaN계 완충층 박막은 $Al_yIn_xGa_{1-x-y}N/In_xGa_{1-x}N/GaN$ 의 3중 구조(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$)로 적층 형성된 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 3】

제 1항에 있어서,

상기 GaN계 완충층 박막은 $In_xGa_{1-x}N/GaN$ 의 2중 구조(여기서, $0 \leq x \leq 1$)로 적층 형성된 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 4】

제 1항에 있어서,

상기 GaN계 완충층 박막은 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 초격자 구조(여기서, $0 \leq x \leq 1$)로 형성된 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 5】

기판과;

상기 기판 위에 형성된 GaN계 완충층 박막과;

상기 완충층 박막 위에 형성되며, 고농도의 도판트가 첨가된 $\text{n}^+\text{-GaN}$ 막의 제 1 전극층과;

상기 제 1 전극층 위에 형성되며, 저농도의 도판트가 첨가된 n-GaN 막과;

상기 n-GaN 막 위에 형성된 다중양자우물 구조의 활성층; 및

상기 활성층 위에 형성된 p-GaN 막의 제 2 전극층; 을 포함하는 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 6】

제 5항에 있어서,

상기 $\text{n}^+\text{-GaN}$ 막에 첨가되는 도판트의 농도는 $1 \times 10^{18}/\text{cm}^3$ 이상인 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 7】

제 5항에 있어서,

상기 n-GaN 막에 첨가되는 도판트의 농도는 $1 \times 10^{18}/\text{cm}^3$ 미만인 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 8】

제 7항에 있어서,

상기 n-GaN 막에 첨가되는 도판트의 농도는 $1 \times 10^{17}/\text{cm}^3$ 인 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 9】

제 5항에 있어서,

상기 GaN계 완충층 박막은 $\text{Al}_y\text{In}_x\text{Ga}_{1-x-y}\text{N}/\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 3중 구조(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$)로 적층 형성된 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 10】

제 5항에 있어서,

상기 GaN계 완충층 박막은 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 2중 구조(여기서, $0 \leq x \leq 1$)로 적층 형성된 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 11】

제 5항에 있어서,

상기 GaN계 완충층 박막은 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 초격자 구조(여기서, $0 \leq x \leq 1$)로 형성된 것을 특징으로 하는 질화물 반도체 발광소자.

【청구항 12】

기판 위에 GaN계 완충층 박막을 성장시키는 단계와;

상기 GaN계 완충층 박막 위에, 도핑되지 않은 undoped GaN 또는 인듐(indium) 도핑된 In-doped GaN 박막층 위에 $\text{Al}_y\text{Ga}_{1-y}\text{N}/\text{GaN}$ SPS(Short Period Superlattice) 층(여기서, $0 \leq y \leq 1$)을 샌드위치 구조로 성장시키는 단계와;

상기 $\text{Al}_y\text{Ga}_{1-y}\text{N}/\text{GaN}$ SPS 층 위에 고농도의 도판트가 첨가된 $\text{n}^+\text{-GaN}$ 막의 제 1 전극층을 형성하는 단계와;

상기 제 1 전극층 위에 다중양자우물 구조의 활성층을 형성하는 단계; 및

상기 활성층 위에 p-GaN 막의 제 2 전극층을 형성하는 단계; 를 포함하는 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

【청구항 13】

제 12항에 있어서,

상기 $\text{n}^+\text{-GaN}$ 막의 제 1 전극층과 다중양자우물 구조의 활성층 사이에, 저농도의 도판트가 첨가된 n-GaN 막을 더 형성시키는 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

【청구항 14】

제 12항에 있어서,

상기 GaN계 완충층 박막을 성장시킴에 있어, MOCVD 장비를 이용하여 500~800°C 사이에서 성장시키며, 그 성장 두께는 50~800Å으로 하며, H_2 및 N_2 캐리어 가스를 공급하면서 TMGa, TMIIn, TMAI 소스원을 유입시키고, 동시에 NH_3 가스를 유입시켜 성장시키는 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

【청구항 15】

제 12항에 있어서,

상기 GaN계 완충층 박막을 성장시킴에 있어, 상기 TMGa, TMIn, TMAI 소스원의 유량은 5~300 $\mu\text{mol/min}$ 이며, 성장 압력은 100~700 torr인 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

【청구항 16】

제 12항에 있어서,

상기 GaN계 완충층 박막은 $\text{Al}_y\text{In}_x\text{Ga}_{1-x-y}\text{N}/\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 3중 구조(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$)로 적층 형성된 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

【청구항 17】

제 12항에 있어서,

상기 GaN계 완충층 박막은 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 2중 구조(여기서, $0 \leq x \leq 1$)로 적층 형성된 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

【청구항 18】

제 12항에 있어서,

상기 GaN계 완충층 박막은 $\text{In}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 의 초격자 구조(여기서, $0 \leq x \leq 1$)로 형성된 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

【청구항 19】

제 12항에 있어서,

상기 n⁺-GaN 막에 첨가되는 도판트의 농도는 $1 \times 10^{18}/\text{cm}^3$ 이상인 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

【청구항 20】

제 12항에 있어서,

상기 n-GaN 막에 첨가되는 도판트의 농도는 $1 \times 10^{17}/\text{cm}^3$ 인 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

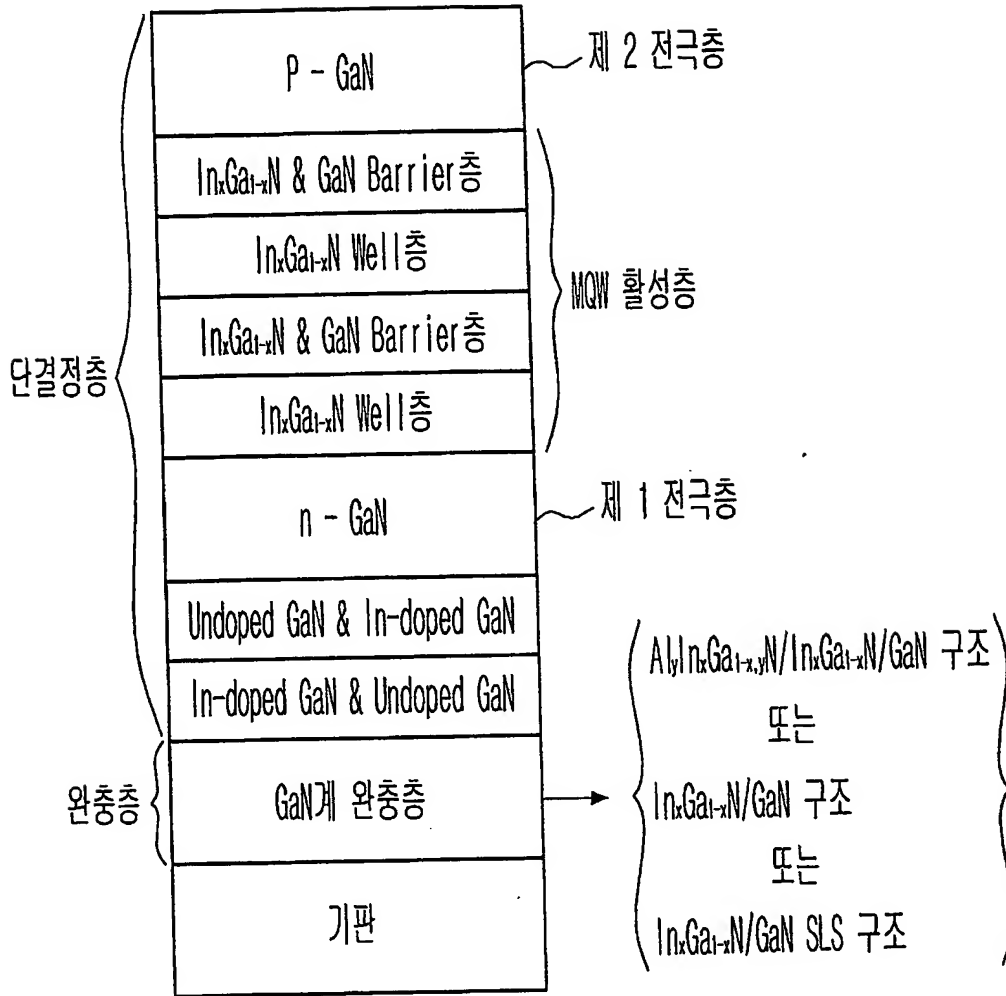
【청구항 21】

제 12항에 있어서,

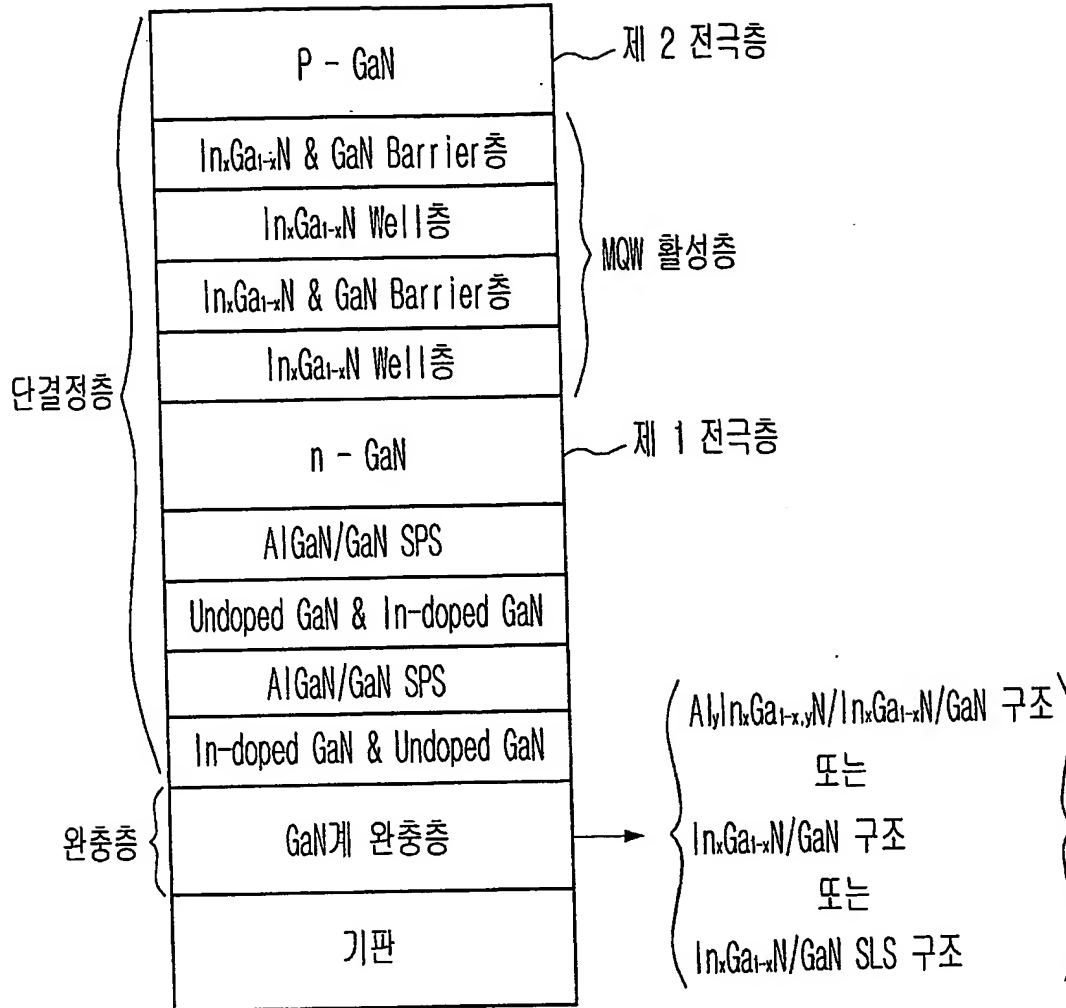
상기 n-GaN 막은 반절연성 막으로 형성되는 것을 특징으로 하는 질화물 반도체 발광소자의 제조방법.

【도면】

【도 1】



【도 2】



【도 3】

